

1. Базовые логические элементы
2. Базовые запоминающие устройства

1. БАЗОВЫЕ ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ

Логическими элементами (ЛЭ) называют функциональные устройства, предназначенные для реализации элементарных логических функций. Схемотехнической основой для построения ЛЭ являются транзисторные ключи. Логические элементы в цифровой технике являются элементной базой для построения арифметическо-логических устройств (АЛУ).

АЛУ является одной из главных составляющих ЭВМ и предназначено для выполнения арифметических и логических операций, таких как операции сложения, вычитания, умножения и деления чисел.

ЭВМ – это «фабрика» по переработке информации, в которую вводится исходная, а выводится обработанная информация, представленная в виде последовательности чисел, таблиц, графиков, текста.

Известно, что любую сложную логическую функцию можно реализовать, используя только три типа логических элементов: И, ИЛИ и НЕ.

Рассмотрим обозначения и принцип работы основных логических элементов.

1) Элемент «И» - логическое умножение (иначе называемое конъюнкцией, операция И), обозначается знаком «^» (рис. 1)

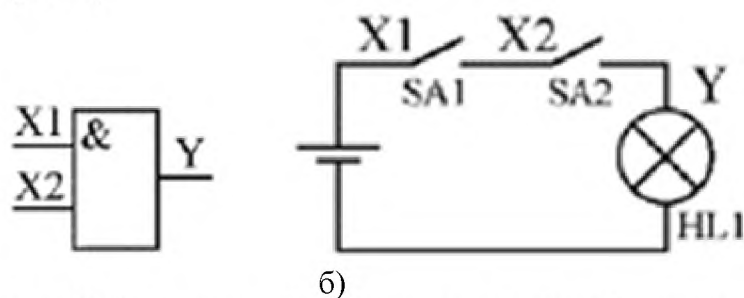


Рис. 1 Элемент И а) условное обозначение на схемах; б) заменяющая схема

2) Элемент ИЛИ - логическое сложение (дизъюнкция, операция ИЛИ), обозначается знаком «V» (рис. 2).

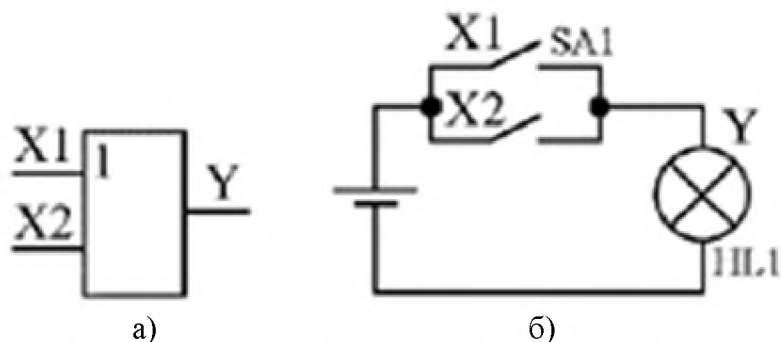


Рис. 2 Элемент ИЛИ а) условное обозначение на схемах; б) заменяющая схема

3) Элемент НЕ - логическое отрицание (инверсия, операция НЕ), обозначают чертой над переменной. Логическая схема «НЕ» действует как инвертор. $Y = \bar{X}$ (рис. 3)

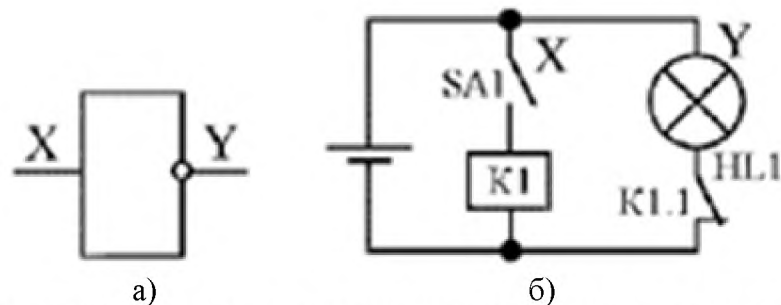


Рис. 3 Элемент НЕ а) условное обозначение на схемах; б) заменяющая схема

В современных цифровых интегральных схемах (ЦИС) на базе указанных трех типов элементов реализуются более сложные логические функции. Перечисленные выше операции «И», «ИЛИ», «НЕ» позволяют реализовать любую переключательную функцию. Такая система называется базисом.

4) Элемент И-НЕ (рис. 4)

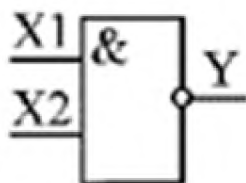


Рис. 4

5) Элемент ИЛИ-НЕ (рис. 5)

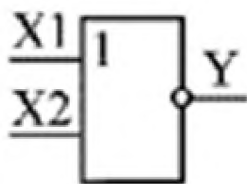


Рис. 5

2. БАЗОВЫЕ ЗАПОМИНАЮЩИЕ УСТРОЙСТВА

В качестве базового элемента памяти в ЭВМ используются устройства, называемые Триггерами.

Триггеры широко используются в электронных устройствах различного назначения, как в виде самостоятельных узлов, так и в качестве элементов для построения более сложных цифровых устройств (счетчиков, регистров, запоминающих устройств).

Отличительной особенностью триггеров является способность оставаться в одном из двух устойчивых состояний "0" и "1", которые могут изменяться под действием внешних сигналов.

Основным свойством триггера является наличие памяти, под которой подразумевается его способность хранить 1 бит информации, т.е. значение "0" или "1" одного двоичного разряда после прекращения воздействия внешних сигналов.

Триггер является элементарной ячейкой памяти для хранения одного двоичного разряда числа.

Триггер имеет два выхода: прямой и инверсный. Если в триггер записать через его входы "логическую 1", то на его прямом выходе будет значение "логической 1", а на инверсном выходе - значение "логического 0". Триггеры бывают следующих видов: RS-триггер, JK-триггеры, T-триггеры, D –триггеры

На рис. 6 представлен RS-триггер.

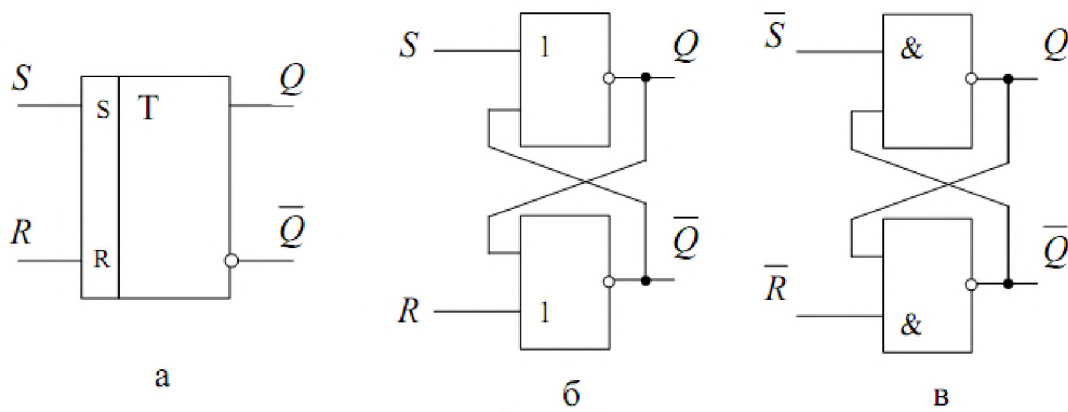


Рис. 6. RS-триггер

а) условное обозначение на схемах; б,в) схемы реализации

RS-триггер имеет два управляющих входа S (set) и R (reset), с помощью которых выполняются установки триггера в то или иное состояние (рис. 6,а):

$Q = 1$ при $S=1$ и $R=0$ (установка триггера);

$Q = 0$ при $S=0$ и $R=1$ (сброс триггера);

$Q^{n+1} = Q^n$ при $S=R=0$ (режим хранения предыдущего состояния);

$S=R=1$ – запрещенная комбинация управляющих сигналов, которая может привести к неопределенному состоянию триггера

JK-триггер (рис. 7) имеет два управляющих входа J (jump) и K (keep) и функционирует подобно RS-триггеру, но при этом не имеет запрещенных комбинаций управляющих сигналов. J - вход подобен S – входу, а K-вход подобен R-входу

T-триггеры (рис. 8) называются счетными и применяются для построения счетчиков и делителей частоты. Такой триггер имеет один тактовый вход и его состояние меняется каждый раз при подаче счетного импульса $T=1$ и остается неизменным при $T=0$.

D – триггеры (рис. 9) – это триггеры задержки. Они сохраняют информацию, поступившую на D-вход в предыдущем такте работы до прихода синхроимпульса, т.е. его состояние может изменяться с задержкой на один такт

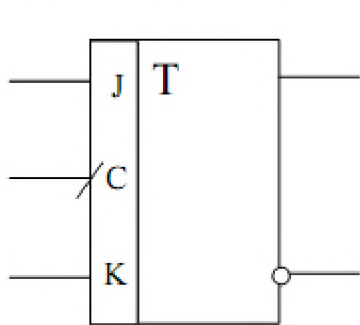


Рис. 7 JK-триггер

C – вход сигнала синхронизации.

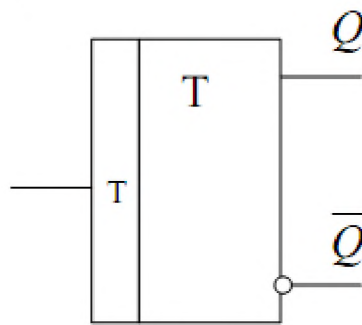


Рис.8 T-триггер

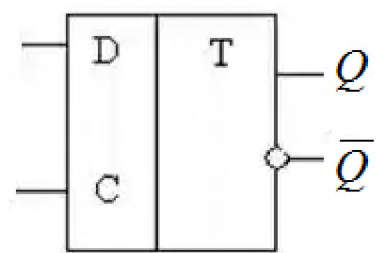


Рис. 9 D –триггер