

Государственное образовательное учреждение  
"Приднестровский государственный университет им. Т.Г. Шевченко"

Физико-технический институт

Кафедра информационных технологий

УТВЕРЖДАЮ

Заведующий кафедрой ИТ



Ю.А. Столяренко

«28» августа 2023 г.

**ФОНД ОЦЕНОЧНЫХ СРЕДСТВ**

по дисциплине  
**ОРГАНИЗАЦИЯ ЭВМ**

Направление подготовки  
2.09.03.01 Информатика и вычислительная техника

Профиль подготовки  
Вычислительные машины, комплексы, системы и сети

---

Квалификация (степень)  
выпускника:

**бакалавр**

Форма обучения:

**очная, заочная**

Год набора:

**2021 г.**

Разработал:  
преподаватель  
кафедры ИТ



/С.В. Зинченко

«28» августа 2023 г.

Тирасполь, 2023

## Паспорт фонда оценочных средств по учебной дисциплине

**1. В результате изучения дисциплины «Организация ЭВМ» у обучающегося должны быть сформированы следующие компетенции:**

Категория общепрофессиональных компетенций	Код и наименование общепрофессиональной компетенции	Код и наименование индикатора достижения общепрофессиональной компетенции
<b>Обязательные профессиональные компетенции выпускников и индикаторы их достижения</b>		
Тип задач профессиональной деятельности: <i>производственно-технологический</i>		
Сбор и анализ детальной информации для формализации предметной области проекта и требований пользователей заказчика, интервьюирование ключевых сотрудников заказчика, формирование и анализ требований к информатизации и автоматизации прикладных процессов. Составление технико-экономического обоснования проектных решений и технического задания по разработке информационной системы. Проектирование информационных систем по видам обеспечения. Программирование приложений, создание прототипа информационной системы	ПК-4. Способен разрабатывать компоненты системных программных продуктов.	ИД-1 <sub>ПК-4</sub> Знать методики разработки компонентов системных программных продуктов.
		ИД-2 <sub>ПК-4</sub> Уметь анализировать и выбирать способы разработки компонентов системных программных продуктов.
		ИД-3 <sub>ПК-4</sub> Владеть способами разработки компонентов системных программных продуктов.

**2. Программа оценивания контролируемой компетенции:**

Текущая аттестация	Контролируемые модули, разделы (темы) дисциплины их название	Код контролируемой компетенции (или ее части)	Наименование оценочного средства

РУБЕЖНЫЙ КОНТРОЛЬ	Раздел 1. Основы организации ЭВМ	ПК-4	Модульной контроль №1 Лабораторная работа №1 Лабораторная работа №2
РУБЕЖНАЯ АТТЕСТАЦИЯ	Раздел 2. Организация ЭВМ и систем		Модульной контроль №2 Лабораторная работа №3 Лабораторная работа №4 Лабораторная работа №5
<b>Промежуточная аттестация</b>		Код контролируемой компетенции (или ее части)	Наименование оценочного средства
№1		ПК-4	Экзамен

### 3. Показатели и критерии оценивания компетенции по этапам формирования, описание шкал оценивания

Этапы оценивания компетенции	Показатели достижения заданного уровня освоения компетенции	Критерии оценивания результатов обучения			
		2	3	4	5
Первый этап	ИД-1ПК-4 Знать методики разработки компоненто в системных программны х продуктов.	Не знает	Знает методики разработки компонентов	Знает методики разрабо тки компонентов системных программных продуктов	Знает алгоритмические языки программирован ия и методики разрабо тки компонентов системных программных продуктов
Второй этап	ИД-2ПК-4 Уметь анализирова ть и выбирать способы разработки компоненто в системных программны х продуктов.	Не умеет	Умеет анализировать способы разработки	Умеет составлять алгоритмы, писать и отлаживать коды на языке программирован ия	Умеет анализировать и выбирать способы разработки компонентов системных программных продуктов.
Третий этап	ИД-3ПК-4 Владеть способами разработки компоненто в системных	Не владеет	Владеет языками програ ммирования	Владеет методами отладки и тестирования работоспособнос ти программы	Владеет способами разработки компонентов системных

	программны х продуктов.				программных продуктов
--	----------------------------	--	--	--	--------------------------

#### 4. Шкала оценивания

Согласно Положению «О порядке организации аттестации в ИТИ ПГУ им. Т.Г. Шевченко, итоговая оценка представляет собой сумму баллов, полученных студентом по итогу освоения дисциплины (модуля):

Оценка в традиционной шкале	Оценка в 100-балльной шкале	Буквенные эквиваленты оценок в шкале ЗЕ (% успешно аттестованных)
5 (отлично)	88–100	A (отлично) – 88-100 баллов
4 (хорошо)	70–87	B (очень хорошо) – 80-87баллов
		C (хорошо) – 70-79 баллов
3 (удовлетворительно)	50–69	D (удовлетворительно) – 60-69 баллов
		E (посредственно) – 50-59 баллов
2 (неудовлетворительно)	0–49	Fx – неудовлетворительно, с возможной передачей – 21-49 баллов
		F – неудовлетворительно, с повторным изучением дисциплины – 0-20 баллов

Расшифровка уровня знаний, соответствующего полученным баллам, дается в таблице, указанной ниже

A	“Отлично” - теоретическое содержание курса освоено полностью, без пробелов, необходимые практические навыки работы с освоенным материалом сформированы, все предусмотренные программой обучения учебные задания выполнены, качество их выполнения оценено числом баллов, близким к максимальному.
B	“Очень хорошо” - теоретическое содержание курса освоено полностью, без пробелов, необходимые практические навыки работы с освоенным материалом в основном сформированы, все предусмотренные программой обучения учебные задания выполнены, качество выполнения большинства из них оценено числом баллов, близким к максимальному.
C	“Хорошо” - теоретическое содержание курса освоено полностью, без пробелов, некоторые практические навыки работы с освоенным материалом сформированы недостаточно, все предусмотренные программой обучения учебные задания выполнены, качество выполнения ни одного из них не оценено минимальным числом баллов, некоторые виды заданий выполнены с ошибками.
D	“Удовлетворительно” - теоретическое содержание курса освоено частично, но пробелы не носят существенного характера, необходимые практические навыки работы с освоенным материалом в основном сформированы, большинство предусмотренных программой обучения учебных заданий выполнено, некоторые из выполненных заданий, возможно, содержат ошибки.
E	“Посредственно” - теоретическое содержание курса освоено частично, некоторые практические навыки работы не сформированы, многие предусмотренные программой обучения учебные задания не выполнены, либо качество выполнения некоторых из них оценено числом баллов, близким к минимальному.
Fx	“Условно неудовлетворительно” - теоретическое содержание курса освоено частично, необходимые практические навыки работы не сформированы, большинство предусмотренных программой обучения учебных заданий не выполнено, либо качество их выполнения оценено числом баллов, близким к минимальному; при дополнительной самостоятельной работе над материалом курса возможно повышение качества выполнения учебных заданий.

F	“Безусловно неудовлетворительно” - теоретическое содержание курса не освоено, необходимые практические навыки работы не сформированы, все выполненные учебные задания содержат грубые ошибки, дополнительная самостоятельная работа над материалом курса не приведет к какому-либо значимому повышению качества выполнения учебных заданий.
---	---

## **5. Типовые контрольные задания или иные материалы, необходимые для оценки знаний, умений, навыков и (или) опыта деятельности, характеризующих этапы формирования компетенций при изучении учебной дисциплины в процессе освоения образовательной программы**

### **5.1. Примерные вопросы к модульному контролю №1**

1. Структуры вычислительных машин и систем, основные типы и виды. Сущность с структура фон-неймановской концепции.
2. Принцип двоичного кодирования, программного управления и однородности памяти, понятие устройства управления, арифметико-логического устройства, процессора, регистров общего назначения.
3. Построение вычислительных машин на основе общей шины. Структура вычислительных систем с общей и распределенной памятью. Достоинства и недостатки.
4. Понятие формата команды, способа адресации, длины команды, разрядности, система адресации, адресность, виды форматов команд.
5. Понятие шины, три вида шин, их описание. Иерархия шин. ВМ с одной и несколькими шинами.
6. Арбитраж шин и схемы приоритетов, статический и динамический приоритеты. Основные виды динамических приоритетов, характерные особенности.
7. Схемы арбитража, централизованный и децентрализованный арбитраж, понятия арбитра шины, контроллера шины, протокол шины, типы протоколов шин.
8. Понятие исполнительного адреса, адресного кода, способа адресации, неявная адресация, непосредственная, прямая и косвенная адресация.
9. Регистровая, косвенная регистровая адресация, адресация со смещением, относительная адресация.
10. Базовая регистровая адресация и ее виды, индексная адресация. Понятие индексного регистра, авто индексирования, автоинкрементной адресации, индексная адресация с масштабированием и смещением, страничная адресация.
11. Приращение адреса команды, продвинутый адрес, выборка очередной и формирование следующей команды. Общий принцип управления в командах перехода. Организация перехода при безусловном переходе и безусловном переходе по косвенному адресу. Общий принцип организации условного перехода.
12. Условный переход с использованием маски условия, безусловный переход к подпрограмме, безусловный переход с возвратом, организация процедуры перехода, операция замещения.
13. Организация стека, стековая память и ее принцип работы, понятие аппаратно-программного стека, указателя стека и принцип его работы. Польская инверсная запись ПОЛИЗ.
14. Понятие рабочего цикла процессора. Общая структура 8-разрядного процессора, основные его блоки. Основные микрооперации для работы процессора. Пример микропрограммы команды «сложение» и «вычитание».
15. Состояние процессора, состояние программы, вектор состояния, слово состояния. Пример вектора состояния микропроцессора К580.
16. Понятие прерывания программ, запроса прерывания, прерывающей программы. Пример ввода блока данных с использованием В/ВЫВ по прерываниям.
17. Немаскируемые и маскируемые запросы на прерывание, основные отличия и принципы работы, понятие вектора прерывания.

18. Реализация ввода/вывода по прерываниям, основные методы и принципы действия, векторное прерывание, таблица векторов прерывания.
19. Цепочечная однократная схема прерываний, принцип работы.

## 5.2. Примерные вопросы к модульному контролю №2

1. Устройство управления ВМ, основные функции типовых блоков и сигналов.
2. Управляющий блок, управляющее устройство, назначение, функции. Микропрограммный автомат, определение, виды и основные свойства
3. Модель устройства управления, общий вид, назначение основных модулей. Определение микрооперации, микрокоманды, микропрограммы, микропрограммного автомата. Общий вид структуры УУ
4. Исполнительная и адресная часть устройства управления, ее вид, структура, назначение и функции основных элементов и блоков.
5. Пример реализации адресной части устройства управления, микропрограмма формирования исполнительного адреса и адреса следующей команды
6. Адресация микрокоманд, ее виды. Определение принудительной и естественной адресации. Пример формирования адреса при принудительной адресации с одним адресом.
7. Известные подходы к адресации микрокоманд. Пример двухадресной и одноадресной организации. Достоинства и недостатки.
8. Управляющие и операционные микрокоманды. Структура МПА с естественной адресацией, пример формирования адреса следующей микрокоманды. Достоинства и недостатки.
9. Формирователь адреса микрокоманды, базовые функции управления им реализуемые.
10. Способы ускорения операции умножения. Методы аппаратного ускорения умножения, основные достоинства и недостатки.
11. Матричное умножение чисел без знака
12. Аппаратная реализация базовых логических операций
13. Микропрограммный автомат с жесткой логикой, типовая структура, процесс функционирования
14. Методика синтеза микропрограммного автомата с жесткой логикой
15. Микропрограммный автомат с программируемой логикой, общий смысл, основные необходимые элементы и блоки. Принцип управления по хранимой в памяти микропрограмме
16. Кодирование микрокоманд, основные методы кодирования. Структуры микропрограммных автоматов для этих методов
17. Память, основные методы регенерации динамической памяти, модуль памяти, банк памяти, способ увеличения разрядности
18. Схемы распределения разрядов адреса в блочной памяти, структура основной памяти на основе блочной схемы
19. Организация микросхем памяти (ИМС), основные свойства, матричная организация ИМС памяти, основной принцип работы, ядро памяти, синхронизация процессов, способ записи и чтения информации
20. Понятие ассоциативного запоминающего устройства, ассоциативного признака, признака поиска, тэга, принцип организации и функционирования
21. Организация кэш-памяти, принцип функционирования, понятия попадания, промаха
22. Организация прямого доступа к памяти
23. Постоянные запоминающие устройства (ПЗУ), общая характеристика, основные способы программирования. ПЗУ. Программируемые при изготовлении. Однократно программируемые ПЗУ. Принципы записи и чтения информации.
24. Многократно программируемые ПЗУ: основные группы, принципы записи и чтения информации.

5.3 Пример лабораторной работы №1

**Лабораторная работа №1 «Изучение работы элементов памяти. Триггеры»**

**Задание:** Исследование работы различных видов триггеров

5.4 Пример лабораторной работы №2

**Лабораторная работа №2 «Изучение различий в микроархитектуре процессоров»**

**Задание:** Исследование различий микроархитектуры процессоров различных поколений

5.5 Пример лабораторной работы №3

**Лабораторная работа №3. «Изучение низкоуровневой работы с ЭВМ на платформе x86»**

**Задание:** Программирование на ассемблере на платформе asm86

5.6. Пример лабораторной работы №4

**Лабораторная работа №4. «Изучение работы с ЭВМ на платформе AVR. Написание программ на языке высокого уровня»**

**Задание:** Программирование микроконтроллеров на языке высокого уровня

5.7. Пример лабораторной работы №5

**Лабораторная работа №5. «Изучение работы с ЭВМ на платформе AVR. Написание программ на языке низкого уровня»**

**Задание:** Программирование микроконтроллеров на языке низкого уровня

5.8. Пример тем курсовых работ.

Курсовые работы не предусмотрены.

5.9. Вопросы к экзамену по дисциплине «**Организация ЭВМ**»

1. Структуры вычислительных машин и систем, основные типы и виды. Сущность с структура фон-неймановской концепции.
2. Принцип двоичного кодирования, программного управления и однородности памяти, понятие устройства управления, арифметико-логического устройства, процессора, регистров общего назначения.
3. Построение вычислительных машин на основе общей шины. Структура вычислительных систем с общей и распределенной памятью. Достоинства и недостатки.
4. Понятие формата команды, способа адресации, длины команды, разрядности, система адресации, адресность, виды форматов команд.
5. Понятие шины, три вида шин, их описание. Иерархия шин. ВМ с одной и несколькими шинами.
6. Арбитраж шин и схемы приоритетов, статический и динамический приоритеты. Основные виды динамических приоритетов, характерные особенности.
7. Схемы арбитража, централизованный и децентрализованный арбитраж, понятия арбитра шины, контроллера шины, протокол шины, типы протоколов шин.
8. Понятие исполнительного адреса, адресного кода, способа адресации, неявная адресация, непосредственная, прямая и косвенная адресация.
9. Регистровая, косвенная регистровая адресация, адресация со смещением, относительная адресация.

10. Базовая регистровая адресация и ее виды, индексная адресация. Понятие индексного регистра, автоиндексирования, автоинкрементной адресации, индексная адресация с масштабированием и смещением, страничная адресация.
11. Приращение адреса команды, продвинутый адрес, выборка очередной и формирование следующей команды. Общий принцип управления в командах перехода. Организация перехода при безусловном переходе и безусловном переходе по косвенному адресу. Общий принцип организации условного перехода.
12. Условный переход с использованием маски условия, безусловный переход к подпрограмме, безусловный переход с возвратом, организация процедуры перехода, операция замещения.
13. Организация стека, стековая память и ее принцип работы, понятие аппаратно-программного стека, указателя стека и принцип его работы. Польская инверсная запись ПОЛИЗ.
14. Понятие рабочего цикла процессора. Общая структура 8-разрядного процессора, основные его блоки. Основные микрооперации для работы процессора. Пример микропрограммы команды «сложение» и «вычитание».
15. Состояние процессора, состояние программы, вектор состояния, слово состояния. Пример вектора состояния микропроцессора К580.
16. Понятие прерывания программ, запроса прерывания, прерывающей программы. Пример ввода блока данных с использованием В/ВЫВ по прерываниям.
17. Немаскируемые и маскируемые запросы на прерывание, основные отличия и принципы работы, понятие вектора прерывания.
18. Реализация ввода/вывода по прерываниям, основные методы и принципы действия, векторное прерывание, таблица векторов прерывания.
19. Цепочная одноктактная схема прерываний, принцип работы.
20. Устройство управления ВМ, основные функции типовых блоков и сигналов.
21. Управляющий блок, управляющее устройство, назначение, функции. Микропрограммный автомат, определение, виды и основные свойства
22. Модель устройства управления, общий вид, назначение основных модулей. Определение микрооперации, микрокоманды, микропрограммы, микропрограммного автомата. Общий вид структуры УУ
23. Исполнительная и адресная часть устройства управления, ее вид, структура, назначение и функции основных элементов и блоков.
24. Пример реализации адресной части устройства управления, микропрограмма формирования исполнительного адреса и адреса следующей команды
25. Адресация микрокоманд, ее виды. Определение принудительной и естественной адресации. Пример формирования адреса при принудительной адресации с одним адресом.
26. Известные подходы к адресации микрокоманд. Пример двухадресной и одноадресной организации. Достоинства и недостатки.
27. Управляющие и операционные микрокоманды. Структура МПА с естественной адресацией, пример формирования адреса следующей микрокоманды. Достоинства и недостатки.
28. Формирователь адреса микрокоманды, базовые функции управления им реализуемые.
29. Способы ускорения операции умножения. Методы аппаратного ускорения умножения, основные достоинства и недостатки.
30. Матричное умножение чисел без знака
31. Аппаратная реализация базовых логических операций
32. Микропрограммный автомат с жесткой логикой, типовая структура, процесс функционирования
33. Методика синтеза микропрограммного автомата с жесткой логикой

34. Микропрограммный автомат с программируемой логикой, общий смысл, основные необходимые элементы и блоки. Принцип управления по хранимой в памяти микропрограмме
35. Кодирование микрокоманд, основные методы кодирования. Структуры микропрограммных автоматов для этих методов
36. Память, основные методы регенерации динамической памяти, модуль памяти, банк памяти, способ увеличения разрядности
37. Схемы распределения разрядов адреса в блочной памяти, структура основной памяти на основе блочной схемы
38. Организация микросхем памяти (ИМС), основные свойства, матричная организация ИМС памяти, основной принцип работы, ядро памяти, синхронизация процессов, способ записи и чтения информации
39. Понятие ассоциативного запоминающего устройства, ассоциативного признака, признака поиска, тэга, принцип организации и функционирования
40. Организация кэш-памяти, принцип функционирования, понятия попадания, промаха
41. Организация прямого доступа к памяти
42. Постоянные запоминающие устройства (ПЗУ), общая характеристика, основные способы программирования. ПЗУ. Программируемые при изготовлении. Однократно программируемые ПЗУ. Принципы записи и чтения информации.
43. Многократно программируемые ПЗУ: основные группы, принципы записи и чтения информации.

### Тест Организация ЭВМ

- Какой компонент ЭВМ выполняет арифметические и логические операции?
  - а) Устройство управления
  - б) Оперативная память
  - в) Арифметико-логическое устройство
  - г) Внешняя память
  
- Что такое тактовая частота процессора?
  - а) Скорость выполнения программы
  - б) Количество команд в секунду
  - в) Количество операций за один такт
  - г) Количество тактов в секунду
  
- Как называется основной закон архитектуры фон Неймана?
  - а) Разделение памяти и процессора
  - б) Общая шина
  - в) Принцип программного управления
  - г) Все перечисленное
  
- Что относится к устройствам внешней памяти?
  - а) Кэш-память
  - б) Жесткий диск
  - в) Регистры процессора
  - г) Устройство управления

- Какой тип памяти теряет данные при отключении питания?
  - а) ROM
  - б) Flash
  - в) HDD
  - г) RAM
  
- Что такое кэш-память?
  - а) Внешняя память
  - б) Быстрая память между ОЗУ и процессором
  - в) Архив на жестком диске
  - г) Постоянная память
  
- Что означает аббревиатура ALU?
  - а) Automatic Logical Unit
  - б) Arithmetic Logic Unit
  - в) Advanced Load Unit
  - г) Abstract Logic Utility
  
- Какова функция устройства управления?
  - а) Выполнение арифметических операций
  - б) Обработка данных
  - в) Управление выполнением команд
  - г) Хранение информации
  
- Что такое регистры процессора?
  - а) Элементы питания
  - б) Устройства хранения данных
  - в) Ячейки памяти в ОЗУ
  - г) Встроенные элементы для временного хранения данных
  
- Как называется основной цикл работы процессора?
  - а) Такт
  - б) Цикл обработки
  - в) Машинный цикл
  - г) Временной интервал
  
- Что означает термин «машинная команда»?
  - а) Последовательность байтов
  - б) Команда высокого уровня
  - в) Команда интерпретатора
  - г) Пользовательский ввод
  
- Что делает команда передачи управления?
  - а) Перезапускает процессор
  - б) Передает данные по сети
  - в) Изменяет порядок выполнения команд
  - г) Удаляет данные из памяти
  
- Какой тип памяти используется для постоянного хранения BIOS?
  - а) RAM
  - б) ROM

- в) HDD
- г) Кэш

• Как называется архитектура, при которой память разделена на команды и данные?

- а) Фон Неймана
- б) Гарвардская
- в) Гибридная
- г) Параллельная

• Какая единица измерения используется для объема памяти?

- а) Бит
- б) Герц
- в) Ватт
- г) Байт

• Что делает декодер команд?

- а) Обработывает арифметику
- б) Увеличивает частоту
- в) Преобразует команду в управляющие сигналы
- г) Сохраняет результаты

• Что такое шина данных?

- а) Программа обмена
- б) Связь между процессорами
- в) Канал передачи данных между компонентами
- г) Устройство хранения

• Что характеризует RISC-процессоры?

- а) Сложные команды
- б) Большое количество тактов
- в) Ограниченный набор простых команд
- г) Использование внешней памяти

• Что такое мультипрограммирование?

- а) Многопоточность одного процесса
- б) Выполнение нескольких программ одновременно
- в) Многозадачность с приоритетом
- г) Работа без операционной системы

• Как называется команда, загружающая данные из памяти в регистр?

- а) Store
- б) Load
- в) Move
- г) Jump

• Что означает термин «адресная шина»?

- а) Шина, передающая данные
- б) Шина для передачи инструкций
- в) Шина, определяющая адрес ячеек памяти
- г) Интерфейс сети

- Что такое команда условного перехода?
  - а) Команда управления доступом
  - б) Команда задержки
  - в) Команда, изменяющая поток выполнения при выполнении условия
  - г) Команда остановки программы
  
- Где хранятся промежуточные данные при вычислениях?
  - а) На жестком диске
  - б) В кэше
  - в) В регистрах процессора
  - г) В микрокоде
  
- Что такое конвейеризация в процессорах?
  - а) Последовательная обработка без перерыва
  - б) Одновременное выполнение всех команд
  - в) Параллельная передача данных
  - г) Увеличение объема памяти
  
- Что обозначает прерывание?
  - а) Завершение программы
  - б) Вмешательство во внешнюю память
  - в) Сигнал о необходимости смены выполнения
  - г) Перезапуск процессора
  
- Какая память быстрее?
  - а) Кэш L1
  - б) Кэш L3
  - в) ОЗУ
  - г) SSD
  
- Что входит в состав центрального процессора?
  - а) ALU, регистры, устройство управления
  - б) ОЗУ, ALU
  - в) HDD, регистры
  - г) GPU, ROM
  
- Что определяет тактовый генератор?
  - а) Частоту питания
  - б) Напряжение процессора
  - в) Синхронизацию всех операций ЭВМ
  - г) Размер ОЗУ
  
- Что делает команда Store?
  - а) Загружает данные в регистр
  - б) Сохраняет данные из регистра в память
  - в) Сравнивает значения
  - г) Перезапускает выполнение
  
- Какой принцип обеспечивает последовательное выполнение команд?
  - а) Многозадачность
  - б) Последовательная архитектура

- в) Принцип программного управления
- г) Устройство ввода-вывода