

## Лабораторная работа

### ТРИГГЕРЫ НА ЛОГИЧЕСКИХ ЭЛЕМЕНТАХ

Цель работы: изучение схем и функциональных возможностей основных типов триггеров на логических элементах и экспериментальное исследование триггеров и схем управления.

#### Общие сведения

Триггерами называют электронные устройства, обладающие двумя состояниями устойчивого равновесия и способные под воздействием управляющего сигнала переходить скачком из одного состояния в другое. Каждому состоянию триггера соответствует определенный (высокий или низкий) уровень выходного напряжения, который может сохраняться как угодно долго. Поэтому триггеры относят к цифровым автоматам с памятью. В настоящее время большинство триггеров выполняется на основе логических элементов в виде интегральных микросхем (ИМС). Они применяются как переключающие элементы самостоятельно или входят в состав более сложных цифровых устройств, таких как счетчики, делители частоты, регистры и др.

Как правило, триггер имеет два выхода: прямой и инверсный, сигналы на которых противоположны по уровню. Если на прямом выходе  $Q$  высокий уровень (1), то на инверсном  $\bar{Q}$  – низкий (0). По способу управления триггеры делятся на асинхронные, состояние которых может меняться в любой момент времени с приходом управляющего или информационного сигнала, и синхронизируемые, которые срабатывают только при подаче разрешающего или синхронизирующего сигнала. В соответствии с этим различают информационные и синхронизирующие входы триггера. Их принято обозначать следующим образом:

$S$  – вход установки триггера в состояние с высоким уровнем напряжения на выходе  $Q$  ( $Q=1$ );

$R$  – вход установки триггера в состояние с низким уровнем напряжения на выходе  $Q$  ( $Q=0$ );

$D$  – информационный вход (триггер устанавливается в состояние с уровнем напряжения на выходе  $Q$ , соответствующим уровню на входе  $D$ );

$C$  – вход синхронизации;

$T$  – счетный вход, сигнал на этом входе переводит триггер в новое состояние;

$J$  – вход установки  $JK$ -триггера в состояние  $Q=1$ ;

$K$  – вход установки  $JK$ -триггера в состояние  $Q=0$ ;

Наибольшее распространение получили  $RS$ -,  $T$ -,  $D$ - и  $JK$ -триггеры.

Асинхронный  $RS$ -триггер можно построить на двух элементах 2ИЛИ-НЕ.

Схема и условное обозначение  $RS$ -триггера показаны на рисунке 1,а; временная диаграмма – на рисунке 1,б; таблица истинности – таблица 1.

Пусть в исходном состоянии до прихода информационного импульса на выходе триггера был низкий уровень напряжения ( $Q^t=0$ ,  $\bar{Q}^t=1$ ). Подача высокого уровня на  $R$ -вход состояние триггера не изменит ( $R=1$ ,  $Q^{t+1}=0$ ), так как верхний элемент 2ИЛИ-НЕ уже имеет на нижнем входе высокий уровень ( $\bar{Q}=1$ ).

Таблица 1

$R$	$S$	$Q^t$	$Q^{t+1}$
0	0	0	0
0	1	0	1
1	0	1	0
0	0	1	1
1	1	1	н.о.

Для перевода триггера в состояние  $Q^{t+1}=1$  надо подать управляющий сигнал на вход  $S$ . Тогда  $\bar{Q}^{t+1}=0$ , этот сигнал попадает на вход верхнего элемента и так как на обоих его входах низкий уровень, на выходе  $Q=1$ . Этот сигнал попадает на вход нижнего элемента и удерживает его в состоянии  $\bar{Q}=0$ . Таким образом,  $RS$ -триггер переключается при поочередной подаче сигналов высокого уровня (1) на  $S$ - и  $R$ -входы. При  $S=0$  и  $R=0$  состояние триггера не меняется, а комбинация  $S=1$  и  $R=1$  запрещена, так как после этой команды состояние его неопределенно.

Тактируемый  $D$ -триггер имеет информационный вход  $D$  и синхровход  $C$ . Его можно построить на основе  $RS$ -триггера, добавив схему управления из двух логических элементов 2И и одного элемента НЕ (рисунок 2,а). Условное обозначение и временные диаграммы приведены на рисунках 2,б и 2,в; таблица истинности – таблица 2.

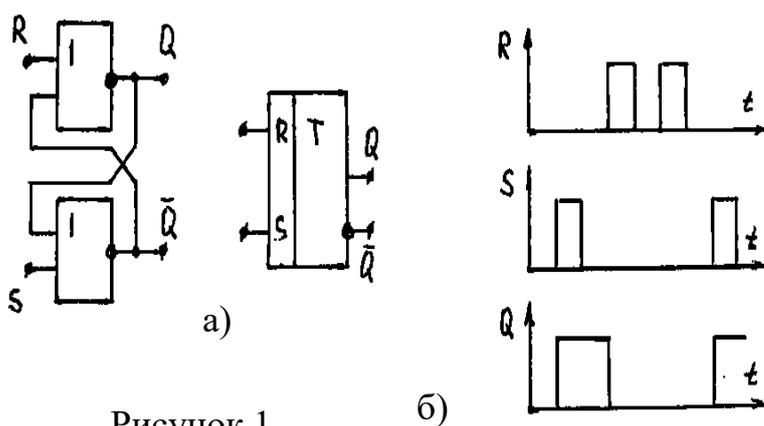


Рисунок 1

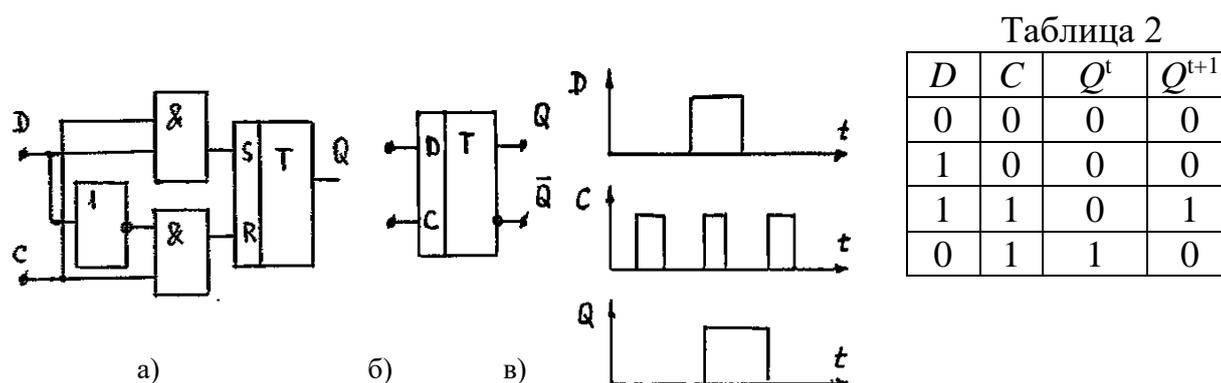


Таблица 2

$D$	$C$	$Q^t$	$Q^{t+1}$
0	0	0	0
1	0	0	0
1	1	0	1
0	1	1	0

Рисунок 2

На вход  $C$  подаются синхроимпульсы ( $C=1$ ) от специального генератора импульсов. Они поступают на оба элемента 2И и готовят срабатывание схемы управления. Если синхроимпульсы отсутствуют, схема пассивна при любом сигнале

на входе  $D$ , так как на выходах элементов 2И удерживаются низкие уровни напряжения (0).

Пусть в момент прихода синхроимпульса  $D=0$ , тогда на вход  $S$  попадает сигнал 0, а на вход  $R=1$ . Триггер переходит в состояние  $Q=0$ . Он сохранит это состояние до следующего синхроимпульса, даже если на входе  $D$  появится высокий уровень ( $D=1$ ). Только при  $D=1$  и  $C=1$  окажется  $S=1$ ,  $R=0$  и триггер примет состояние  $Q=1$ . Это состояние опять задержится на один такт. Поэтому  $D$ -триггеры называют триггерами задержки.

Счетный  $T$ -триггер имеет один управляющий вход  $T$ . Его условное обозначение показано на рисунке 3,а; временные диаграммы состояний на рисунке 3,б. Смена

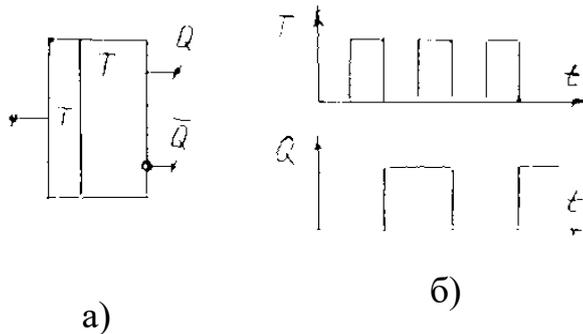


Рисунок 3

состояний триггера происходит всякий раз, когда меняется управляющий сигнал.  $T$ -триггеры одного типа реагируют на фронт импульса, т.е. на перепад 0-1, другие - на срез (перепад 1-0). В любом случае частота выходных импульсов в 2 раза ниже частоты входных. Поэтому  $T$ -триггеры используются как делители частоты на 2 или счетчики по модулю 2. В виде ИМС триггеры этого типа не выпускаются. Их можно легко создать на основе  $D$ - и  $JK$ -триггеров.

$JK$ -триггеры относятся к универсальным, имеют информационные входы  $J$  и  $K$  и синхронизирующий вход  $C$ . Они используются при создании счетчиков, регистров и других устройств. При определенном переключении входов  $JK$ -триггеры могут работать как  $RS$ -триггеры,  $D$ -триггеры и  $T$ -триггеры. Благодаря такой универсальности они имеются во всех сериях ИМС. Условное обозначение  $JK$ -триггера показано на рисунке 4,а. Асинхронная установка триггера в исходное состояние  $Q=1$  или  $Q=0$  осуществляется подачей сигналов  $S=0$  или  $R=0$ . Эти команды выполняются при любых сигналах на других входах. В остальном  $JK$ -триггер работает, как синхронный, т.е. команды выполняются только при поступлении импульса на вход  $C$ . Наличие высокого уровня на  $J$ -входе ( $J=1$ ) переводит триггер в состояние  $Q=1$ , а сигнал  $K=1$  соответствует  $Q=0$ . При высоком уровне на обоих

входах ( $J=K=1$ ) он работает как  $T$ -триггер (рисунок 4,б). На рисунке 4,в показана схема использования  $JK$ -триггера в качестве  $D$ -триггера.

### Предварительное задание к эксперименту

Составить схему  $RS$ - или  $D$ - триггера на логических элементах и начертить временную диаграмму ее работы для выходов  $Q$  или  $\bar{Q}$ . Тип триггера и набор логических элементов, которые надо использовать, приведены в таблице 3.

Таблица 3

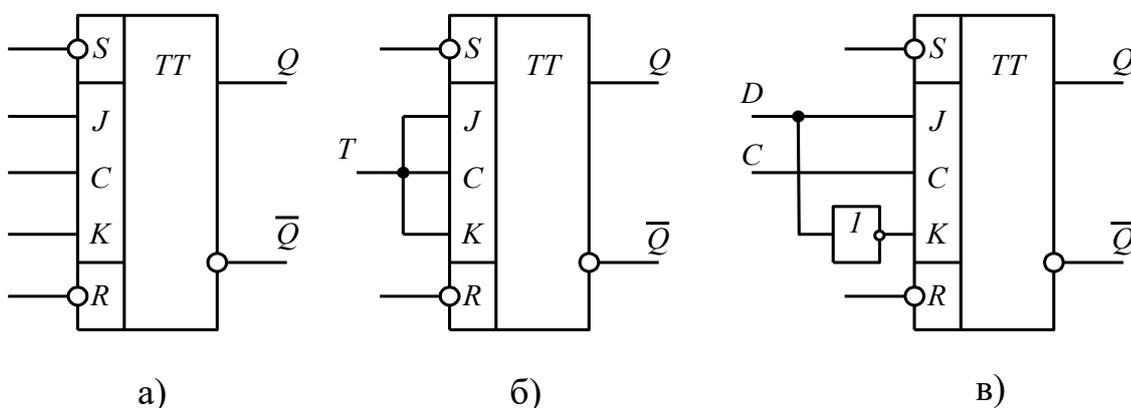


Рисунок 4

Вариант	1	2	3	4	5	6	7	8
Тип триггера	$RS$	$D$	$RS$	$D$	$RS$	$D$	$RS$	$D$
Тип логических элементов	2И-НЕ	2И-НЕ	2ИЛИ-НЕ	2ИЛИ-НЕ, 2И-НЕ	2И-НЕ	2И-НЕ	2ИЛИ-НЕ	2ИЛИ-НЕ, 2И-НЕ
Выход	$Q$	$Q$	$Q$	$Q$	$\bar{Q}$	$\bar{Q}$	$\bar{Q}$	$\bar{Q}$

### Порядок выполнения эксперимента

Используя наборное поле, на элементах ИМС К155ЛА3 и К155ЛЕ1 собрать составленную в предварительном задании схему триггера. В качестве индикатора уровня  $Q$  использовать светодиод  $F$ .

Подавая на информационный вход триггера сигналы 0 и 1, проверить его работу. Заполнить таблицы истинности исследуемых триггеров.

Для  $D$ -триггера в качестве источника синхроимпульсов использовать гнезда «1» и «0» с переключателем.

3. На временной диаграмме пункта 1 предварительного задания пунктиром отметить уровни выходов  $Q$  и  $\bar{Q}$  при разных наборах входных сигналов.

4. Исследовать работу  $JK$ -триггера на микросхеме К155ТВ1 в режиме  $D$ -триггера, для чего собрать цепь по схеме рисунка 4,в. Подавая на входы  $D$  и  $C$  сигналы от источника сигналов «0» и «1», начертить временную диаграмму его работы.

5. Исследовать работу  $JK$ -триггера, собрав цепь по схеме рисунка 4,б. Подавая на  $T$ -вход сигнал с клемм «0»-«1» (с переключателем), проследить изменение уровней  $Q$ . Начертить временную диаграмму.

6. Проверить работу  $T$ -триггера в качестве делителя частоты импульсов. Для этого на вход  $T$  подать сигнал от генератора импульсов. Включить осциллограф и посмотреть форму входных импульсов, зарисовать осциллограммы и определить частоту следования  $f_1$ . Включить осциллограф на выход  $Q$  триггера и зарисовать осциллограмму выходного напряжения, определить частоту  $f_2$ .

7. На выход  $T$ -триггера  $Q$  включить еще один триггер. Зарисовать осциллограмму выходного напряжения и определить частоту  $f_3$ . Проверить соотношения  $f_1/f_2$  и  $f_1/f_3$ . Сделать выводы о возможном использовании делителя частоты.

### Содержание отчета

Цель работы; схема триггера, составленная по предварительному заданию, временные диаграммы, таблицы истинности; схема соединений входов  $JK$ -триггера для получения на его основе  $D$ -триггера и  $T$ -триггера, временные диаграммы; осциллограммы импульсов генератора импульсов и выходные сигналы триггеров с указанием масштаба времени и напряжения.

### Контрольные вопросы

1. Что такое триггер? 2. Для чего используются триггеры? 3. Чем отличаются прямой и инверсный выходы триггера? 4. Как работают  $RS$ -триггеры? Начертите временную диаграмму и таблицу истинности. 5. Как работают  $D$ -триггеры? 6. Для чего применяют синхровход триггера? 7. Поясните принцип работы  $T$ -триггера? Начертите временные диаграммы. 8. Начертите схему делителя частоты импульсов на 8.