

Лабораторная работа

ИССЛЕДОВАНИЕ ЛОГИЧЕСКИХ ЭЛЕМЕНТОВ И КОМБИНАЦИОННЫХ УСТРОЙСТВ

Цель работы: изучение принципа построения логических элементов цифровых интегральных микросхем и комбинационных устройств на их основе; экспериментальное исследование логических элементов и комбинационных устройств.

Общие сведения

Логические элементы (ЛЭ) вместе с запоминающими элементами составляют основу вычислительных машин, цифровых измерительных приборов и устройств автоматики. ЛЭ выполняют простейшие логические операции над цифровой информацией. Их создают на базе электронных устройств, работающих в ключевом режиме, который характеризуется двумя состояниями ключа: «Включено» - «Отключено». Поэтому цифровую информацию обычно представляют в двоичной форме, когда сигналы принимают только два значения: «0» (логический нуль) и «1» (логическая единица), соответствующие двум состояниям ключа.

Логическая операция преобразует по определенным правилам входную информацию в выходную. Основными логическими операциями являются:

- 1) логическое умножение (конъюнкция) или операция И, обозначаемая знаками “&” или \wedge : $F = x_1 \cdot x_2 \cdot x_3 \cdot \dots \cdot x_n$;
- 2) логическое сложение (дизъюнкция) или операция ИЛИ, обозначаемая знаками “+” или \vee : $F = x_1 + x_2 + x_3 + \dots + x_n$;
- 3) логическое отрицание (инверсия) или операция НЕ, обозначаемая чертой над переменной: $F = \bar{x}$.

Логические элементы, реализующие операцию И, называют элементами И. Выходной сигнал F элемента И равен единице, если на все его входы подан сигнал «1». Обозначение элемента И и его таблица истинности показаны на рисунке 1,а.

Логические элементы, реализующие операцию ИЛИ, называют элементами ИЛИ. Выходной сигнал его F равен единице, если хотя бы на один из входов подан сигнал «1». Обозначение элемента ИЛИ и его таблица истинности показаны на рисунке 1,б.

Логический элемент НЕ реализует операцию НЕ (инвертор). Обозначение элемента НЕ и таблица истинности показаны на рисунке 1,в.

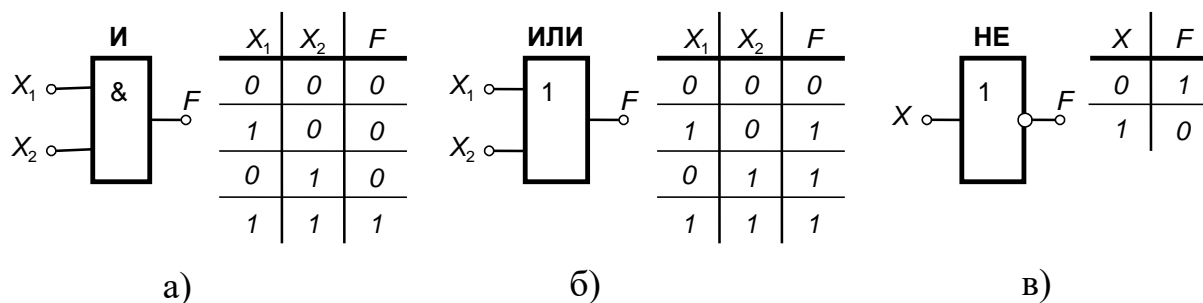


Рисунок 1

В зависимости от вида используемых сигналов ЛЭ подразделяют на потенциальные, в которых «0» или «1» задаются двумя различными уровнями постоянного напряжения (низкий уровень напряжения соответствует «0», высокий уровень – «1») и импульсные, в которых значениям «0» или «1» соответствует отсутствие или наличие импульса. Наибольшее распространение получили потенциальные элементы. ЛЭ выполняется в виде интегральных микросхем (ИМС).

В данной работе исследуются логические элементы 2И-НЕ (ИМС К155ЛА3) и 2ИЛИ-НЕ (ИМС К155ЛЕ1). Условное обозначение и схемы реализации элемента 2И-НЕ показаны на рисунке 2.

Операция И осуществляется многоэмиттерным транзистором $VT1$, который можно представить в виде трех диодов. Диоды $VD1$ и $VD2$ моделируют эмиттерно-базовые переходы, а $VD3$ – базово-коллекторный переход (рисунок 2, в). Если хотя бы на один из входов $VT1$ подан низкий уровень напряжения (сигнал «0»), то соответствующий переход открыт (один из диодов $VD1 - VD2$). Через транзистор протекает ток I_1 . Напряжение между базой и общей шиной $U = E - R_1 I_1$ недостаточно, чтобы открыть два последовательно включенных перехода ($VD3$ и переход база-

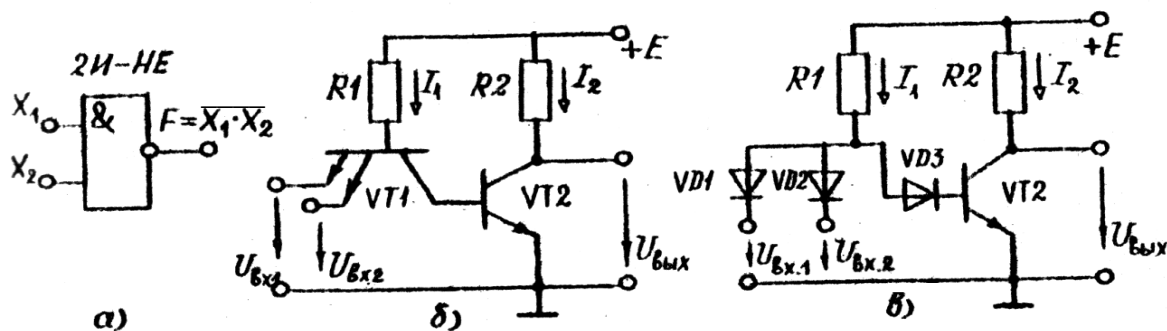


Рисунок 2

эмиттер $VT2$). Транзистор $VT2$ закрыт, ток $I_2 \approx 0$ и $U_{\text{вых}} \approx E$. Только при высоких уровнях напряжения (сигнал «1») на обоих входах $VT1$ все переходы эмиттер-база $VT1$ закрыты, и потенциал базы повышается, транзистор $VT2$ откроется и $U_{\text{вых}} = E - R_2 I_2$. Таким образом, $VT2$ выполняет роль инвертора. Сигнал «0» на выходе только при наличии сигналов «1» на всех входах, что соответствует операции И-НЕ.

Условное обозначение и схема элемента 2ИЛИ-НЕ приведены на рисунке 3. Операцию логического сложения выполняют два параллельно включенных транзистора $VT1$ и $VT2$, которые управляют работой $VT3$, выполняющего роль инвертора. При подаче высокого уровня на один из входов эмиттерный переход соответствующего транзистора закрывается. Напряжение между базой этого транзистора и общей шиной становится достаточным для того, чтобы открыть диод $VD1(2)$ и эмиттерный переход $VT3$. Транзистор $VT3$ переходит в режим насыщения (открыт) и $U_{\text{вых}} = 0$. Только при низких уровнях на базах обоих транзисторов $VT1$ и $VT2$ открыты. Ток протекает через $R1$ и $R2$, за счет падения напряжения на этих резисторах потенциал базы $VT3$ близок к нулю и $VT3$ закрыт ($U_{\text{вых}} \approx E$).

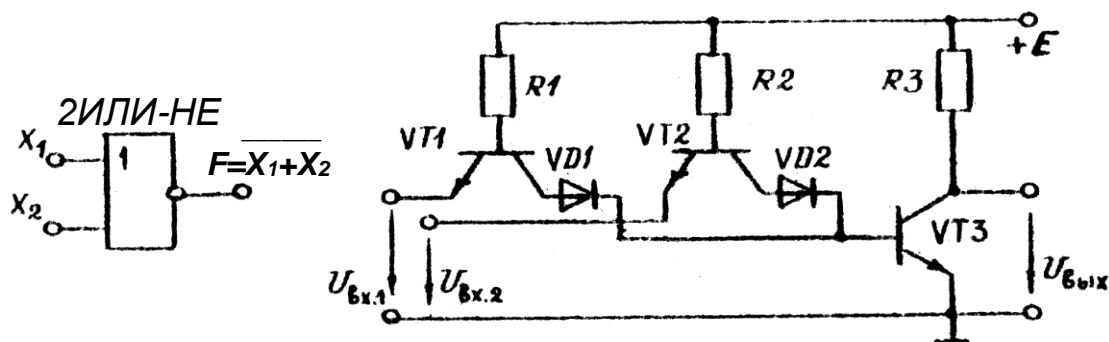


Рисунок 3

На основе базовых логических элементов могут быть созданы логические устройства, выполняющие операции любой сложности. В комбинационных устройствах сигнал на выходе F определяется комбинацией входных сигналов x_1, x_2, \dots

Пусть требуется составить комбинационную схему с тремя входами x_1, x_2, x_3 и одним выходом F . Высокий уровень напряжения должен появляться на выходе только при наличии высоких уровней на двух входах, т.е. $F=1$ при $x_1=x_2=1$ и $x_3=0$. Такую схему можно составить путем подбора элементов. Если использовать элементы с двумя входами 2И-НЕ и 2ИЛИ-НЕ, то она будет содержать не менее двух элементов. Так как схема должна реагировать на одинаковые сигналы x_1 и x_2 , то эти входы следует объединить элементом 2И-НЕ, на выходе которого появляется низкий уровень только при $x_1=x_2=1$. Второй элемент должен давать на выходе $F=1$ при поступлении на его входы двух низких уровней. Таким элементом является элемент 2ИЛИ-НЕ. Полученная таким образом схема представлена на рисунке 4.

При большом числе входов метод подбора трудоемок. Более рационально составление уравнения логической функции и последующее преобразование по правилам алгебры логики. Для данного примера $F = x_1 \cdot x_2 \cdot \bar{x}_3$. Используя тождество $x = \bar{\bar{x}}$ и формулы де Моргана $\bar{x}_1 \cdot \bar{x}_2 = \overline{x_1 + x_2}$ и $\overline{x_1 + x_2} = \bar{x}_1 \cdot \bar{x}_2$, эту функцию можно представить в виде суммы или произведения функций $F_1 = \overline{x_1 \cdot x_2}$ и $F_2 = \bar{x}_3$, соответствующих элементам 2И-НЕ и 2ИЛИ-НЕ:

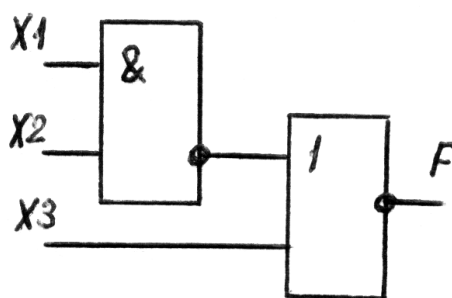


Рисунок 4

$$F = x_1 \cdot x_2 \cdot \bar{x}_3 = \overline{\overline{x_1 \cdot x_2}} \cdot \bar{x}_3 = \overline{x_1 + x_2} \cdot \bar{x}_3$$

Полученному уравнению логической функции отвечает схема на рисунке 4.

Многие комбинационные устройства, часто встречающиеся в цифровой технике (шифраторы, дешифраторы, сумматоры и др.), представляют собой готовые ИМС. В работе исследуется четырехразрядный сумматор, выполненный на

микросхеме К155ИМ3. Его структурная схема показана на рисунке 5. Он состоит из четырех одноразрядных сумматоров SM .

Одноразрядный сумматор имеет входы A и B для ввода двух суммируемых чисел одного разряда и вход P , на который поступает сигнал с выхода P предыдущего разряда – перенос. На выходе S появляется сигнал, соответствующий сумме, а на выходе P – сигнал переноса, если в результате сложения получается двузначное число. Например, пусть складываются два двоичных четырехразрядных числа $A=0101$ и $B=1001$. На входы сумматора SM_0 поступают сигналы $A_0=1$ и $B_0=1$, результат сложения $1+1=10$. На выходе S_0 появляется 0, и $P_0=1$. На входы второго сумматора SM_1 поступает три числа $A=0$, $B=0$ и $P_0=1$. На выходе $S_1=1$, $P_1=0$ и т.д. Чтобы получить сумматор с большим числом разрядов, объединяют несколько более простых. Так, два сумматора К155ИМ3 позволяют складывать восьмиразрядные числа.

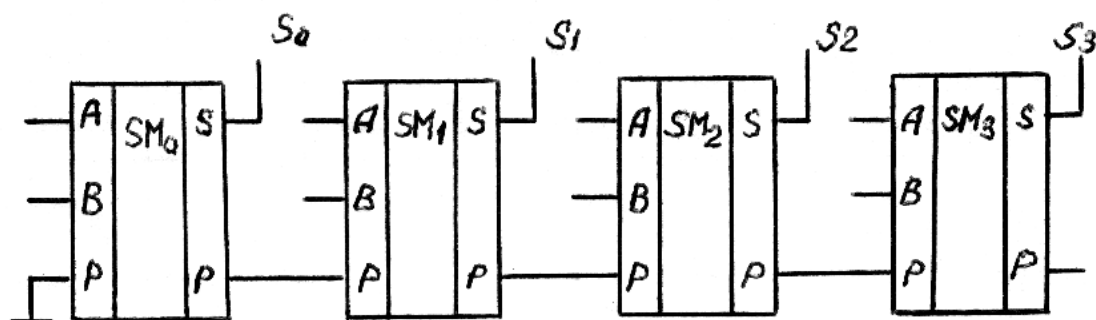


Рисунок 5

Предварительное задание к эксперименту

Составить комбинационную схему на логических элементах 2И-НЕ и 2ИЛИ-НЕ с тремя или четырьмя входами, чтобы на выходе появлялся высокий уровень напряжения (логическая единица) при значениях сигналов на входах, заданных таблице 1. Проверить работоспособность схемы, отметить уровни напряжения (0 или 1) на входах и выходах логических элементов.

Перевести в двоичный код и сложить два числа A и B , приведенных в таблице 1. Результаты записать в табл. 2.

Таблица 1

Вариант	1	2	3	4	5	6	7	8
x_1	1	0	0	0	0	1	0	0
x_2	1	1	0	0	0	1	0	1
x_3	1	1	1	0	0	1	1	1
x_4	1	1	1	1	0	-	-	-
A	2	4	6	8	9	11	13	15
B	15	14	13	12	7	10	5	3

Порядок выполнения эксперимента

Исследовать логический элемент 2ИЛИ-НЕ, для чего на входы x_1 и x_2 поочередно подать напряжения логической единицы и нуля. Для индикации уровня выходного напряжения выход элемента соединить с индикатором F . Составить и заполнить таблицу истинности (таблица 2).

Исследовать логический элемент 2И-НЕ. Составить и заполнить таблицу истинности (таблица 2).

Собрать электрическую цепь по составленной в предварительном задании комбинационной схеме. Проверить ее работу, подав на вход значения входных сигналов (таблица 1) и включив на выход индикатор F . Набрать 2-3 комбинации, отличных от заданной. Результаты привести в таблице 3.

Набрать на входе сумматора двоичные числа A и B соответствующего варианта, проверить результат суммирования, полученный в предварительном задании (таблица 4).

Таблица 2

x_1	x_2	$F = \overline{x_1 + x_2}$	$F = \overline{x_1 \cdot x_2}$
0	0		
0	1		
1	0		
1	1		

Таблица 3

x_1	x_2	x_3	x_4	F

Таблица 4

	Десятич ный код	Двои чный код
A		
B		
$A+B$		

Содержание отчета

Цель работы; схемы логических элементов 2И-НЕ, 2ИЛИ-НЕ (рисунки 2, 3); заданная в предварительном задании логическая функция и реализующая ее комбинационная схема; структурная схема сумматора (рисунок 5); заданные числа A и B в двоичном коде и результат суммирования (таблица 4); результаты эксперимента в виде таблиц; краткие выводы по сопоставлению результатов эксперимента с предварительным заданием.

Контрольные вопросы

1. Каковы назначение и область применения логических элементов? 2. Назовите основные логические операции. 3. Что представляют собой потенциальные логические ИМС? 4. Как работают логические элементы И-НЕ, ИЛИ-НЕ (рисунки 2 и 3)? 5. Что такое сумматор? 6. Как происходит сложение в четырехразрядном сумматоре?